

REDUÇÃO DO GANHO DE TRANSISTORES I^2L DEVIDO AO ALARGAMENTO
DA BASE DENTRO DO EMISSOR

José Antonio S. Dias e Alberto M. Jorge
LED/FEC/UNICAMP
C.P. 6061 - 13100 - Campinas - SP
Jean-Pierre Bailbé
LAAS/CNRS
7, Avenue du Colonel Roche, 31077
Toulouse Cedex - France

Resumo

Um novo modelo, onde o mecanismo de alargamento da base dentro do emissor é incluído, foi utilizado para descrever o comportamento estático de portas I^2L .

Mostra-se que, para circuitos I^2L fabricados em uma camada epitaxial pouco dopada e espessa, o modelo convencional de transistores I^2L não é válido, uma vez que o mecanismo de alargamento da base dentro do emissor tem papel muito importante na redução do ganho reverso dos transistores NPN.

Os valores calculados para o ganho β_{up} dos transistores I^2L usando esse modelo apresentam boa concordância com os resultados experimentais, enquanto que os valores calculados com o modelo convencional só são válidos para baixos níveis de densidade de corrente de coletor.

Introdução

Uma das principais vantagens da lógica I^2L é a compatibilidade com circuitos analógicos, uma vez que pode ser fabricada com o mesmo processo usado para a confecção de circuitos integrados lineares bipolar. Quando, entretanto, a camada epitaxial é projetada para a obtenção de tensões de ruptura altas nos transistores lineares, o modelo convencional utilizado para as portas I^2L não é mais válido, uma vez que um mecanismo de alargamento da base dentro do emissor faz com que a eficiência de injeção do transistor I^2L diminua, diminuindo, dessa forma, o ganho em corrente β_{up} .

Este trabalho apresenta um novo modelo, que inclui o efeito de alargamento da base dentro do emissor, no modelo orientado para a estrutura [1], [2], onde são consideradas as resistências de base, diodos laterais e efeitos de alta injeção.

Parâmetros do Modelo

O circuito da porta I^2L utilizado para o modelo orientado para a estrutura é apresentado na figura 1. A diferença do nosso modelo para o modelo convencional é que, no nosso modelo, a corrente de coletor nos transistores NPN é dada por uma expressão que inclui o efeito de alargamento da base dentro do emissor.

A densidade de corrente de coletor é dada por:

$$J_c = \frac{q_N \cdot J_S}{1 + f(J_c)} \exp\left(\frac{qV_{BE}}{KT} - 1\right) \quad (1)$$

onde $f(J_c) = \frac{J_c}{J_{BWE}}$ representa o alargamento da base dentro do emissor [3].

Resolvendo a equação (2), temos o valor de J_{BWE} que é a densidade de corrente de joelho no gráfico $\ln J_c \times V_{BE}$.

$$\frac{\overline{D_{nE}} \cdot Q_B \cdot q}{\overline{D_{nB}}} = J_{BWE} \cdot \frac{V_E^2}{4 \overline{D_{nE}}} + \left[J_{BWE} \cdot V_E^2 \left(\frac{Q_B \cdot q}{\overline{D_{nB}}} + \frac{J_{BWE} \cdot W_B^2}{4 \cdot \overline{D_{nB}^2}} \right) \right]^{1/2} \quad (2)$$

Em um processo I^2L /linear, onde a espessura e a dopagem da camada epitaxial são escolhidos de forma a fornecer tensões de ruptura altas para os transistores analógicos, deve-se fazer com que os transistores I^2L tenham um valor pequeno de carga na base, para que o valor de β_{up} não seja menor do que um, impedindo a operação da lógica I^2L .

Com isso, os transistores I^2L ficam com uma epitaxia escura e pouco dopada, e também um baixo valor de Q_B , o que os torna muito susceptíveis ao mecanismo de alargamento da base dentro do emissor.

Na figura 2 vemos um gráfico de J_{BWE} em função de W_E (espessura da camada epitaxial sobre a região de base) para vários valores de Q_B .

Podemos ver claramente que, para valores pequenos e W_E e os valores de Q_B normalmente usados em um processo I^2L convencional, J_{BWE} é muito alto e pode ser desprezado. No entanto, para um processo que utilize uma camada epitaxial com um valor alto para W_E e um baixo Q_B , o valor de J_{BWE} pode tornar-se muito pequeno e, conseqüentemente, influenciar muito o comportamento do transistor I^2L .

Resultados Experimentais

Para podermos fazer uma avaliação do modelo proposto, foram construídas estruturas de teste I^2L , usando um processo de dupla difusão de base. Os principais parâmetros do processo são apresentados na tabela 1.

ρ_{epi}	$R_{\square Base}$	$R_{\square Emitter}$	x_{JE}	x_{JB}
1,1 $\Omega \cdot cm$	220 Ω/\square	5 Ω/\square	2,5 μm	3,0 μm

w_E	R_1	R_{B1}	R_{B2}	R_{B0}	B. Layer
8,0 μm	25 Ω	45 Ω	150 Ω	400 Ω	$1 \cdot 10^{19} cm^{-3}$

Tabela 1 - Parâmetros de processo.

Usando estes parâmetros para a solução da equação (2) temos:

$$J_{BWE} = 10 A/cm^2.$$

Portanto, nestes níveis de densidade de corrente, espera-se que o ganho β_{up} comece a diminuir, devido ao alargamento da base dentro do emissor.

Na figura 3 vemos uma comparação entre os dados experimentais e os dados calculados com o modelo convencional e o nosso modelo. O modelo que utiliza o mecanismo de alargamento da base dentro do emissor mostra uma boa concordância com os dados experimentais, enquanto que o modelo convencional só dá bons resultados até 10 μA de corrente de coletor.

Conclusão

Apresentamos um novo modelo para uma porta I^2L , onde o mecanismo de alargamento da base dentro do emissor foi incluído.

Os valores teóricos calculados com esse novo modelo mostram uma boa concordância com os dados experimentais, enquanto que os modelos convencionais só podem ser utilizados para baixos níveis de densidade de corrente.

Mostra-se que, para circuitos I^2L fabricados com processos compati

veis com lineares (onde são usadas camadas epitaxiais pouco dopadas e bastante espessas, não se pode utilizar o modelo convencional I^2L , uma vez que o mecanismo de alargamento da base dentro do emissor desempenha um papel muito importante na redução do ganho de corrente β_{up} para altos valores de densidade de corrente.

Referências

- [1] Berger, H.H., "The Injection Model - A Structure-Oriented Model for Merged Transistor Logic (MTL)", IEEE J. Solid-State Circuits, Vol. SC-9, nº 5, outubro de 1974.
- [2] Koopmans, J.M. e Van der Meij, C., "Base Resistance in I^2L Structures: Its Determination and Its Influence on Upward Current Gain", IEEE J. Solid-State Circuits, Vol. SC-17, nº 4, agosto de 1982.
- [3] Rey, G. et al, "Base Widening Into the Emitter Region of an N^+ NPN Bipolar Transistor", Solid-State Electronics, 1977, Vol. 20.

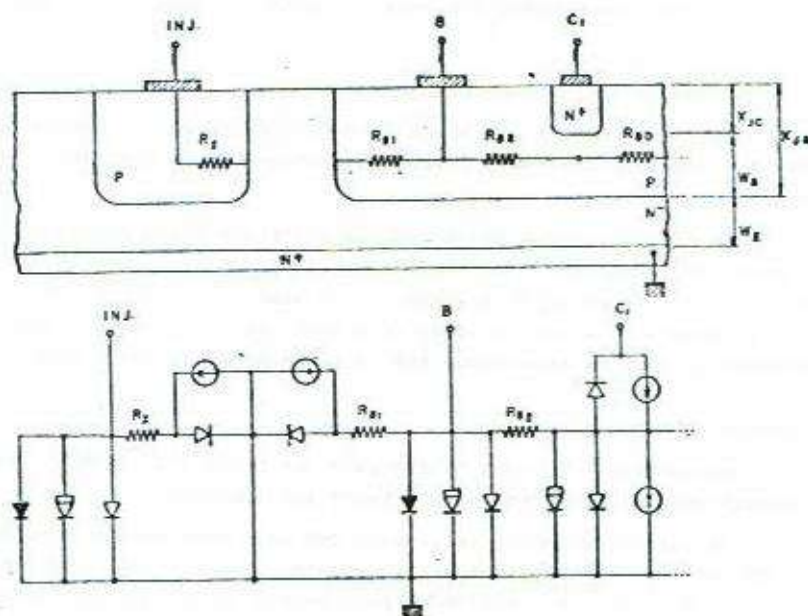


Figura 1 - Secção transversal e modelo elétrico equivalente de uma porta I^2L .

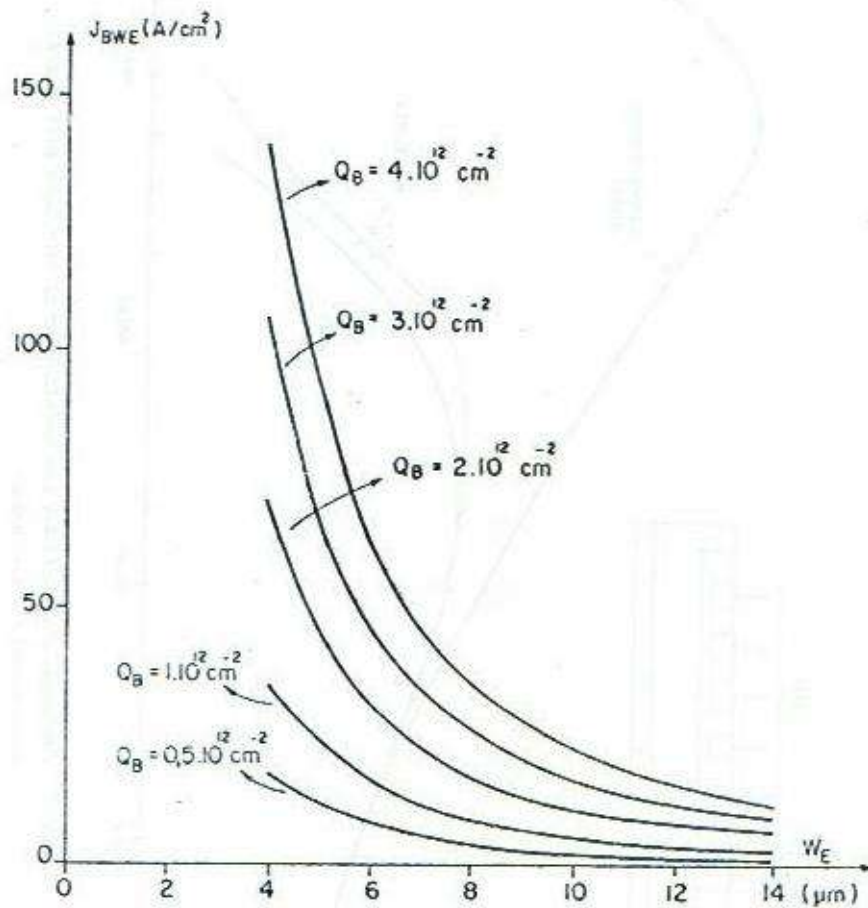


Figura 2 - Variação da densidade de corrente J_{BWE} em função de W_E , para vários valores de Q_B .

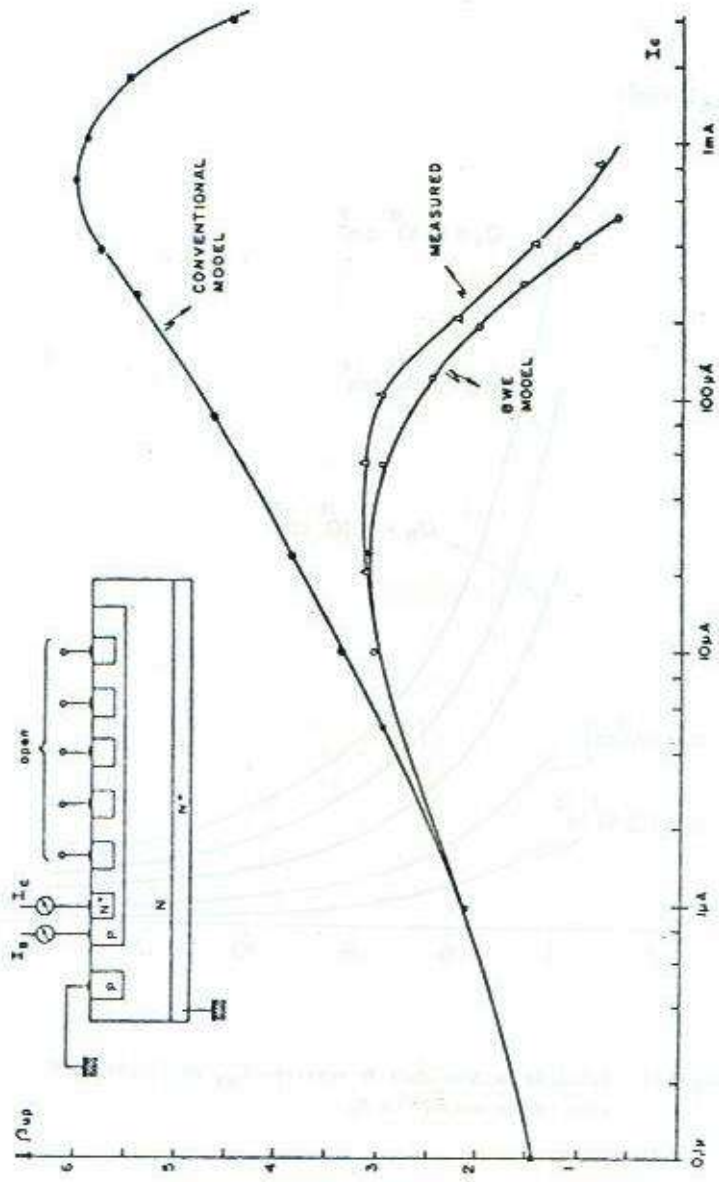


Figura 3 - Comparação dos resultados experimentais com os calculados pelo modelo convencional e o GWE modelo.